ANNOTATED

FIG. 3 (Prior Art)
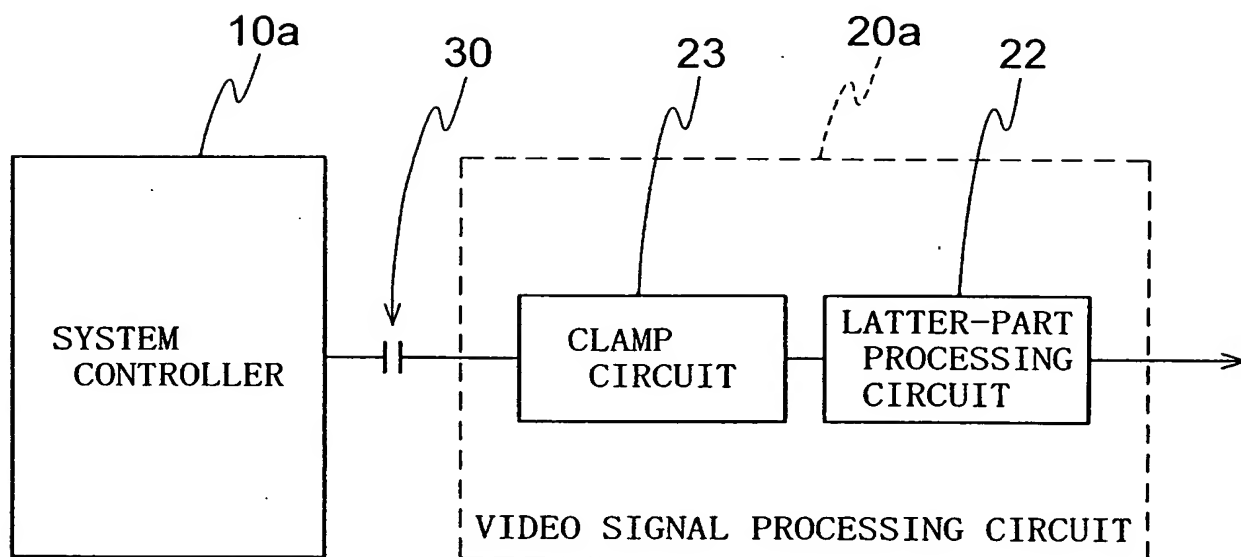
```
      10a              30        23       20a        22
 ┌─────────────┐            ┌─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─┐
 │             │      │ │   │ ┌──────────┐   ┌──────────────┐ │
 │   SYSTEM    │──────┤ ├───┼─│  CLAMP   │───│  LATTER-PART │─┼──→
 │ CONTROLLER  │      │ │   │ │ CIRCUIT  │   │  PROCESSING  │ │
 │             │            │ └──────────┘   │   CIRCUIT    │ │
 │             │            │                └──────────────┘ │
 └─────────────┘            │                                 │
                            │   VIDEO SIGNAL PROCESSING CIRCUIT│
                            └─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─┘
```

FIG. 4 (Prior Art)

```
   11       10a    13        30       23      20a        22
 ┌─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─┐      ┌─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─┐
 │           ┌─ ─ ─ ─ ─ ┐│      │                                       │
 │           │ VCC      ││      │  ┌──────────┐   ┌──────────────┐      │
 │  ┌─────┐  │  │       ││ │ │  │  │  CLAMP   │   │  LATTER-PART │      │
 │  │     │  │  ≋       │├─┤ ├──┼──│ CIRCUIT  │───│  PROCESSING  │──────┼──→
 │  │  ○→ │──┼──┤       ││ │ │  │  │          │   │   CIRCUIT    │      │
 │  │     │  │  │        │      │  └──────────┘   └──────────────┘      │
 │  │ DSP │  ≋  ▽        │      │                                       │
 │  └─────┘  │  ▽       ││      │  VIDEO SIGNAL PROCESSING CIRCUIT       │
 │   SYSTEM  └─ ─ ─ ─ ─ ┘│      └─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─┘
 │  CONTROLLER           │
 └─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─ ─┘
         12
```